

03/18051-SNY

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-60076

(P2001-60076A)

(43)公開日 平成13年3月6日 (2001.3.6)

(51)Int.Cl.<sup>7</sup>  
G 0 9 G 3/303/20 6 2 4  
6 4 2F I  
G 0 9 G 3/30

3/20

テマコード<sup>8</sup>(参考)  
J 5 C 0 8 0  
K  
6 2 4 B  
6 4 2 Z  
6 4 2 L

審査請求 未請求 請求項の数46 OL (全 17 頁)

(21)出願番号 特願2000-166170(P2000-166170)

(22)出願日 平成12年6月2日 (2000.6.2)

(31)優先権主張番号 特願平11-170577

(32)優先日 平成11年6月17日 (1999.6.17)

(33)優先権主張国 日本 (JP)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 関谷 光信

東京都品川区北品川6丁目7番35号 ソニ  
一株式会社内

(72)発明者 渡本 昭

東京都品川区北品川6丁目7番35号 ソニ  
一株式会社内

(74)代理人 100092336

弁理士 鈴木 晴敏

F ターム(参考) 50080 AA06 BB05 CC03 DD01 DD22

DD28 EE28 EE30 FF11 JJ02

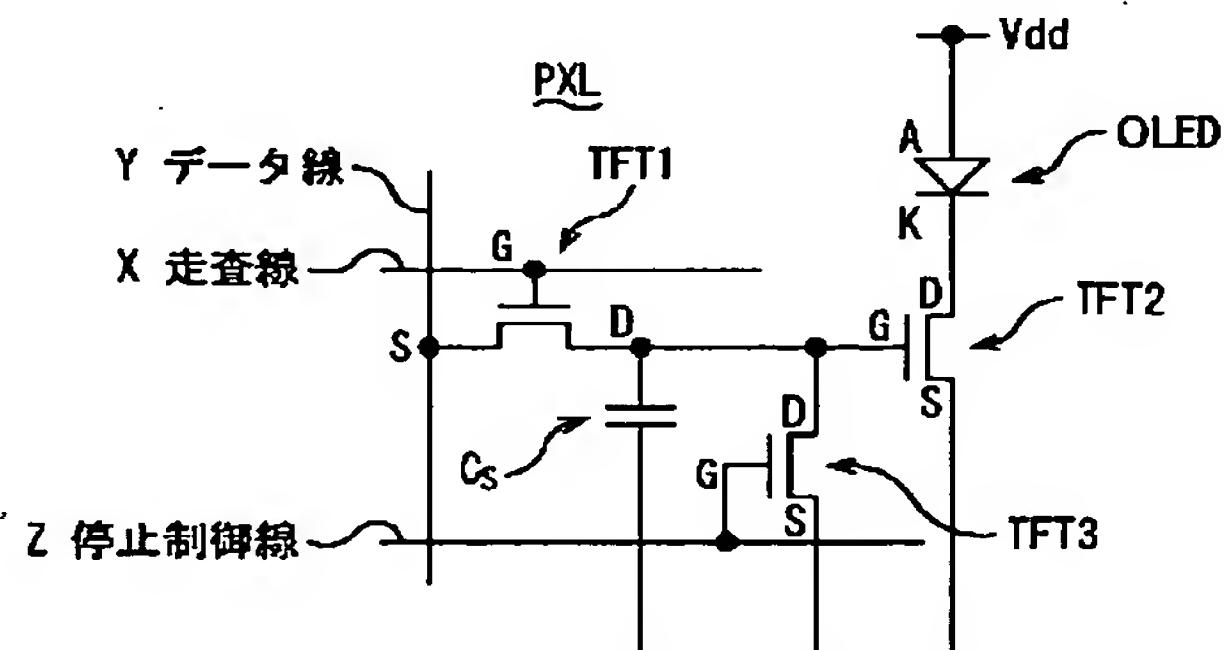
JJ03 JJ04 JJ06

## (54)【発明の名称】 画像表示装置

## (57)【要約】

【課題】 画素内部の能動素子の設計自由度を増して良好な設計を可能たらしめるとともに、表示輝度を自在且つ簡便に調整する。

【解決手段】 各画素PXLは、供給される電流によって輝度が変化する発光素子OLEDと、走査線Xによって制御され且つデータ線Yから与えられた輝度情報を画素に書き込む機能を有するTFT1と、書き込まれた輝度情報に応じてOLEDに供給する電流量を制御する機能を有するTFT2とを含む。各画素PXLへの輝度情報の書き込みは、走査線Xが選択された状態で、データ線Yに輝度情報に応じた電気信号を印加することによって行われる。各画素に書き込まれた輝度情報は走査線Xが非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能である。同一の走査線Xに接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する停止制御線Zを有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にする。



## 【特許請求の範囲】

【請求項1】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含み、

各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となつた後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能な画像表示装置において、

同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する制御手段を有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることを特徴とする画像表示装置。

【請求項2】 前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間で、発光素子を点灯状態から消灯状態に切り換える時点を調整可能であることを特徴とする請求項1記載の画像表示装置。

【請求項3】 前記制御手段は、絶縁ゲート型電界効果トランジスタからなる該第二の能動素子のゲートに接続された第三の能動素子を含み、該第三の能動素子に与える制御信号により該第二の能動素子のゲート電位を制御して該発光素子を消灯することが可能であり、

該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられることを特徴とする請求項1記載の画像表示装置。

【請求項4】 前記制御手段は、該発光素子と直列に接続された第三の能動素子を含み、該第三の能動素子に与える制御信号に応じて該発光素子に流れる電流を遮断することが可能であり、

該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられることを特徴とする請求項1記載の画像表示装置。

【請求項5】 各発光素子は整流作用を有する二端子素子からなり、一方の端子は対応する第二の能動素子に接続され、他方の端子は同一走査線上の各画素では共通接続され且つ走査線間では電気的に分離されており、

前記制御手段は、各二端子素子の共通接続された他方の端子の電位を制御して各二端子素子を消灯することを特

徴とする請求項1記載の画像表示装置。

【請求項6】 前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線を選択して各画素にデータ線から輝度ゼロを表す情報を書き込んで各画素の発光素子を消灯することを特徴とする請求項1記載の画像表示装置。

【請求項7】 各画素は、該発光素子に流れる電流量を制御する第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、

前記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して該発光素子を消灯することを特徴とする請求項1記載の画像表示装置。

【請求項8】 前記制御手段は、各画素に輝度情報が書き込まれた後一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を少なくとも走査線単位で制御することを特徴とする請求項1記載の画像表示装置。

【請求項9】 同一の走査線に赤、緑、青の各画素を共通に接続する一方、前記制御手段は、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯することを特徴とする請求項1記載の画像表示装置。

【請求項10】 前記発光素子は有機エレクトロルミネッセンス素子であることを特徴とする請求項1記載の画像表示装置。

【請求項11】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含む画像表示装置の駆動方法であって、各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となつた後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持し、

同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯可能であり、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることを特徴とする画像表示装置の駆動方法。

【請求項12】 各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間

で、発光素子を点灯状態から消灯状態に切り換える時点を調整可能であることを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項13】 絶縁ゲート型電界効果トランジスタからなる該第二の能動素子のゲートに第三の能動素子を接続し、該第三の能動素子に与える制御信号により該第二の能動素子のゲート電位を制御して該発光素子を消灯することが可能であり、

該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えることを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項14】 該発光素子と直列に第三の能動素子を接続し、該第三の能動素子に与える制御信号に応じて該発光素子に流れる電流を遮断することが可能であり、

該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えることを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項15】 各発光素子は整流作用を有する二端子素子からなり、一方の端子は対応する第二の能動素子に接続され、他方の端子は同一走査線上の各画素では共通接続され且つ走査線間では電気的に分離されており、各二端子素子の共通接続された他方の端子の電位を制御して各二端子素子を消灯することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項16】 各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線を選択して各画素にデータ線から輝度ゼロを表す情報を書き込んで各画素の発光素子を消灯することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項17】 各画素は、該発光素子に流れる電流量を制御する第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、

該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して該発光素子を消灯することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項18】 各画素に輝度情報が書き込まれた後一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を少なくとも走査線単位で制御することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項19】 同一の走査線に赤、緑、青の各画素を共通に接続する一方、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯することを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項20】 前記発光素子は有機エレクトロルミネッセンス素子を用いることを特徴とする請求項11記載の画像表示装置の駆動方法。

【請求項21】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、

各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含み、

各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能な画像表示装置において、

各走査線に接続された各画素の発光素子を強制的に消灯する制御手段を有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にする画像表示装置であって、

同一の走査線に赤、緑、青の各画素を共通に接続する一方、前記制御手段は、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯することを特徴とする画像表示装置。

【請求項22】 所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、

各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含む画像表示装置の駆動方法であって、

各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、

各画素に書き込まれた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持し、

各走査線に接続された各画素の発光素子を強制的に消灯可能であり、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にする駆動方法であって、

同一の走査線に赤、緑、青の各画素を共通に接続する一方、赤、緑、青の各画素に含まれる発光素子を別々の時

点で消灯することを特徴とする画像表示装置の駆動方法。

【請求項23】 画素に第一の輝度情報が書込まれてから新たな第二の輝度情報が書込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置において、

所定の走査サイクルでそれぞれの画素を選択する走査線と、

該走査線に直交する方向に形成され、上記画素を点灯する為の輝度情報を与えるデータ線と、

上記走査線により制御され、上記輝度情報を取り込む第一の能動素子と、

上記輝度情報を、上記画素の駆動に用いる電気信号に転換する第二の能動素子とを有し、

上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にする制御手段を有していることを特徴とする画像表示装置。

【請求項24】 上記制御手段は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能であることを特徴とする請求項23記載の画像表示装置。

【請求項25】 上記第二の能動素子は、絶縁ゲート型電界効果トランジスタであり、

上記制御手段は、該絶縁ゲート型電界効果トランジスタのゲートに接続された第三の能動素子を有し、

該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項23記載の画像表示装置。

【請求項26】 上記制御手段は、上記第二の能動素子に直列に設けられた第三の能動素子を有し、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項23記載の画像表示装置。

【請求項27】 上記画素は発光素子を含み、上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続され、上記制御手段は、上記参照電位を可変制御することにより上記発光素子を消灯させることを特徴とする請求項23記載の画像表示装置。

【請求項28】 上記制御手段は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素に供給することにより、該画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項29】 各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、

上記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電

界効果トランジスタのゲートの電位を制御して画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項30】 上記制御手段は、上記走査線毎に上記画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項31】 上記画素は、青、緑、赤色の発光素子を有し、

上記制御手段は、該青、緑、赤色の発光素子を異なる時間で消灯可能であることを特徴とする請求項23記載の画像表示装置。

【請求項32】 上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、

各画素は、電流によって発光する有機物を利用した発光素子を有することを特徴とする請求項23記載の画像表示装置。

【請求項33】 上記走査線を順次選択する為の垂直クロックが入力される走査線駆動回路を備え、

上記制御手段は、上記垂直クロックを所定の期間遅延した垂直クロックが入力され、上記走査線又はこれと平行に設けた制御線を選択する制御回路を有し、

上記走査線は、上記走査線駆動回路により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、

該点灯後、該制御回路により上記遅延された垂直クロックに同期して、上記一走査期間内で上記制御線を介し該画素を消灯することを特徴とする請求項23記載の画像表示装置。

【請求項34】 上記データ線に輝度情報を与えるデータ線駆動回路を有し、

上記走査線駆動回路の出力は、上記走査線に出力端子が接続された論理和回路の一方の入力端子に接続されるとともに、

上記制御回路の出力が上記論理和回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力されることを特徴とする請求項33記載の画像表示装置。

【請求項35】 画素に第一の輝度情報が書込まれてから新たな第二の輝度情報が書込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置の駆動方法において、

走査線を介し、所定の走査サイクルでそれぞれの画素を選択する手順と、

該走査線に直交する方向に形成されたデータ線を介し、上記画素を点灯する為の輝度情報を与える手順と、上記走査線により制御される第一の能動素子で上記輝度情報を画素に取り込む手順と、

第二の能動素子により、上記輝度情報を、上記画素の駆動に用いる電気信号に転換する手順と、

上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にする制御手順とを行なうことを特徴とする画像表示装置の駆動方法。

【請求項36】 上記制御手順は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能であることを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項37】 上記第二の能動素子は、絶縁ゲート型電界効果トランジスタを用いており、上記制御手順は、該絶縁ゲート型電界効果トランジスタのゲートに接続された第三の能動素子を用いて行ない、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御することを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項38】 上記制御手順は、上記第二の能動素子に直列に設けられた第三の能動素子を用い、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御されることを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項39】 上記画素は発光素子を含み、上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続されており、上記制御手順は、上記参照電位を可変制御することにより上記発光素子を消灯させることを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項40】 上記制御手順は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素に供給することにより、該画素を消灯することを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項41】 各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、

上記制御手順は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して画素を消灯することを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項42】 上記制御手順は、上記走査線毎に上記画素を消灯することを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項43】 上記画素は、青、緑、赤色の発光素子を有し、

上記制御手順は、該青、緑、赤色の発光素子を異なる時間で消灯可能であることを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項44】 上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、各画素は、電流によって発光する有機物を利用した発光

素子を有することを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項45】 上記走査線を順次選択する為の垂直クロックを入力する走査線駆動手順と、

上記垂直クロックを所定の期間遅延した垂直クロックを入力して、上記走査線又は来れたと平行に設けた制御線を選択する制御手順とを行ない、

上記走査線は、上記走査線駆動手順により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、

該点灯後、該制御手順により上記遅延された垂直クロックに同期して、上記一走査期間内で上記走査線又は制御線を介し該画素を消灯することを特徴とする請求項35記載の画像表示装置の駆動方法。

【請求項46】 上記データ線に輝度情報を与えるデータ線駆動手順を含み、

上記走査線駆動手順の出力は、上記走査線に出力端子が接続された論理和回路の一方の入力端子に接続されるとともに、

上記制御手順の出力が上記論理和回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力されることを特徴とする請求項45記載の画像表示装置の駆動方法。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】 本発明は、信号によって輝度が制御される画素を備えた画像表示装置に関する。例えば、有機エレクトロルミネッセンス(EL)素子等の、電流によって輝度が制御される発光素子を各画素毎に備えた画像表示装置に関する。より詳しくは、各画素内に設けられた絶縁ゲート型電界効果トランジスタ等の能動素子によって発光素子に供給する電流量が制御される、所謂アクティブマトリクス型の画像表示装置に関する。

##### 【0002】

【従来の技術】 一般に、アクティブマトリクス型の画像表示装置では、多数の画素をマトリクス状に並べ、与えられた輝度情報に応じて画素毎に光強度を制御することによって画像を表示する。電気光学物質として液晶を用いた場合には、各画素に書き込まれる電圧に応じて画素の透過率が変化する。電気光学物質として有機エレクトロルミネッセンス材料を用いたアクティブマトリクス型の画像表示装置でも、基本的な動作は液晶を用いた場合と同様である。しかし液晶ディスプレイと異なり、有機ELディスプレイは各画素に発光素子を有する、所謂自発光型であり、液晶ディスプレイに比べて画像の視認性が高い、バックライトが不要、応答速度が速い等の利点を有する。個々の発光素子の輝度は電流量によって制御される。即ち、発光素子が電流駆動型或いは電流制御型であるという点で液晶ディスプレイ等とは大きく異なる。

る。

【0003】液晶ディスプレイと同様、有機ELディスプレイもその駆動方式として単純マトリクス方式とアクティブマトリクス方式とが可能である。前者は構造が単純であるものの大型且つ高精細のディスプレイの実現が困難であるため、アクティブマトリクス方式の開発が盛んに行われている。アクティブマトリクス方式は、各画素に設けた発光素子に流れる電流を画素内部に設けた能動素子（一般には、絶縁ゲート型電界効果トランジスタの一種である薄膜トランジスタ、以下TFTと呼ぶ場合がある）によって制御する。このアクティブマトリクス方式の有機ELディスプレイは例えば特開平8-234683号公報に開示されており、一画素分の等価回路を図10に示す。画素PXLは発光素子OLED、第一の薄膜トランジスタTFT1、第二の薄膜トランジスタTFT2及び保持容量Csからなる。発光素子は有機エレクトロルミネッセンス（EL）素子である。有機EL素子は多くの場合整流性があるため、OLED（有機発光ダイオード）と呼ばれることがあり、図では発光素子OLEDとしてダイオードの記号を用いている。但し、発光素子は必ずしもOLEDに限るものではなく、素子に流れる電流量によって輝度が制御されるものであればよい。また、発光素子に必ずしも整流性が要求されるものではない。図示の例では、TFT2のソースSを基準電

$$I_{ds} = (1/2) \cdot \mu \cdot C_{ox} \cdot (W/L) \cdot (V_{data} - V_{th})^2 \dots (1)$$

ここで $C_{ox}$ は単位面積辺りのゲート容量であり、以下の式で与えられる。

$$C_{ox} = \epsilon_0 \cdot \epsilon_r / d \dots (2)$$

式(1)及び(2)中、 $V_{th}$ はTFT2の閾値を示し、 $\mu$ はキャリアの移動度を示し、 $W$ はチャネル幅を示し、 $L$ はチャネル長を示し、 $\epsilon_0$ は真空の誘電率を示し、 $\epsilon_r$ はゲート絶縁膜の比誘電率を示し、 $d$ はゲート絶縁膜の厚みである。

【0006】式(1)によれば、画素PXLへ書き込む電位 $V_{data}$ によって $I_{ds}$ を制御でき、結果として発光素子OLEDの輝度を制御できることになる。ここで、TFT2を飽和領域で動作させる理由は次の通りである。即ち、飽和領域においては $I_{ds}$ は $V_{gs}$ のみによって制御され、ドレイン/ソース間電圧 $V_{ds}$ には依存しないため、OLEDの特性ばらつきにより $V_{ds}$ が変動しても、所定量の電流 $I_{ds}$ をOLEDに流すことができるからである。

【0007】上述したように、図10に示した画素PXLの回路構成では、一度 $V_{data}$ の書き込みを行えば、次に書き換えられるまで一走査サイクル（一フレーム）の間、OLEDは一定の輝度で発光を継続する。このような画素PXLを図11のようにマトリクス状に多数配列すると、アクティブマトリクス型画像表示装置を構成することができる。図11に示すように、従来の画

位（接地電位）とし、発光素子OLEDのアノードA（陽極）は $V_{dd}$ （電源電位）に接続される一方、カソードK（陰極）はTFT2のドレインDに接続されている。一方、TFT1のゲートGは走査線Xに接続され、ソースSはデータ線Yに接続され、ドレインDは保持容量Cs及びTFT2のゲートGに接続されている。

【0004】PXLを動作させるために、まず、走査線Xを選択状態とし、データ線Yに輝度情報を表すデータ電位 $V_{data}$ を印加すると、TFT1が導通し、保持容量Csが充電又は放電され、TFT2のゲート電位はデータ電位 $V_{data}$ に一致する。走査線Xを非選択状態とすると、TFT1がオフになり、TFT2は電気的にデータ線Yから切り離されるが、TFT2のゲート電位は保持容量Csによって安定に保持される。TFT2を介して発光素子OLEDに流れる電流は、TFT2のゲート/ソース間電圧 $V_{gs}$ に応じた値となり、発光素子OLEDはTFT2から供給される電流量に応じた輝度で発光し続ける。

【0005】本明細書では、走査線Xを選択してデータ線Yの電位を画素内部に伝える操作を、以下「書き込み」と呼ぶ。さて、TFT2のドレイン/ソース間に流れる電流を $I_{ds}$ とすると、これがOLEDに流れる駆動電流である。TFT2が飽和領域で動作するものとすると、 $I_{ds}$ は以下の式で表される。

$$I_{ds} = (1/2) \cdot \mu \cdot C_{ox} \cdot (W/L) \cdot (V_{data} - V_{th})^2 \dots (1)$$

像表示装置は、所定の走査サイクル（例えばNTSC規格に従ったフレーム周期）で画素PXLを選択するための走査線X1乃至XNと、画素PXLを駆動するための輝度情報（データ電位 $V_{data}$ ）を与えるデータ線Yとがマトリクス状に配設されている。走査線X1乃至XNは走査線駆動回路21に接続される一方、データ線Yはデータ線駆動回路22に接続される。走査線駆動回路21によって走査線X1乃至XNを順次選択しながら、データ線駆動回路22によってデータ線Yから $V_{data}$ の書き込みを繰り返すことにより、所望の画像を表示することができる。単純マトリクス型の画像表示装置では、各画素PXLに含まれる発光素子は、選択された瞬間にのみ発光するのに対し、図11に示したアクティブマトリクス型画像表示装置では、書き込み終了後も各画素PXLの発光素子が発光を継続するため、単純マトリクス型に比べ発光素子のピーク輝度（ピーク電流）を下げられるなどの点で、取り分け大型高精細のディスプレイでは有利となる。

【0008】図12は、従来の画素構造の他の例を示す等価回路図であり、図10に示した先の従来例と対応する部分には対応する参照番号を付して理解を容易にしている。先の従来例がTFT1及びTFT2としてNチャネル型の電界効果トランジスタを使っていたのに対し、この従来例ではPチャネル型の電界効果トランジスタを

使っている。従って、図10の回路構成とは逆に、OLEDのカソードKが負電位のVddに接続し、アノードAがTFT2のドレインDに接続している。

【0009】図13は、図12に示した画素PXLの断面構造を模式的に表している。但し、図示を容易にするため、OLEDとTFT2のみを表している。OLEDは、透明電極10、有機EL層11及び金属電極12を順に重ねたものである。透明電極10は画素毎に分離しておりOLEDのアノードAとして機能し、例えばITO等の透明導電膜からなる。金属電極12は画素間で共通接続されており、OLEDのカソードKとして機能する。即ち、金属電極12は所定の電源電位Vddに共通接続されている。有機EL層11は例えば正孔輸送層と電子輸送層とを重ねた複合膜となっている。例えば、アノードA(正孔注入電極)として機能する透明電極10の上に正孔輸送層としてDi amyneを蒸着し、その上に電子輸送層としてAlq3を蒸着し、更にその上にカソードK(電子注入電極)として機能する金属電極12を成膜する。尚、Alq3は、8-hydroxy quinoline aluminumを表している。このような積層構造を有するOLEDは一例に過ぎない。かかる構成を有するOLEDのアノード/カソード間に順方向の電圧(10V程度)を印加すると、電子や正孔等キャリアの注入が起り、発光が観測される。OLEDの動作は、正孔輸送層から注入された正孔と電子輸送層から注入された電子より形成された励起子による発光と考えられる。

【0010】一方、TFT2はガラス等からなる基板1の上に形成されたゲート電極2と、その上面に重ねられたゲート絶縁膜3と、このゲート絶縁膜3を介してゲート電極2の上方に重ねられた半導体薄膜4とからなる。

チャネル幅:  $W = 5 \mu m$

チャネル長:  $L = [W \cdot / (2 \cdot I_p)] \cdot \mu \cdot C_o \times V_p^2 = 270 \mu m$

(3)

【0012】ここでまず問題なのは、式(3)で与えられるチャネル長Lが、画素サイズ( $S = 200 \mu m \times 200 \mu m$ )に匹敵するか乃至はこれを上回る寸法であるということである。式(3)に示すように、ピーク電流 $I_p$ はチャネル長Lに反比例する。上記例ではピーク電流 $I_p$ を動作に必要十分な0.8μA程度に抑えるため、チャネル長Lを270μmまで長くしなければならない。これでは、画素内におけるTFT2の占有面積が大きくなり、発光領域を狭める結果となるため好ましくないばかりでなく、画素の微細化が困難になる。本質的な問題は、要求される輝度(ピーク電流)と半導体プロセスのパラメータ等が与えられると、TFT2の設計自由度は殆ど無いということである。即ち、上記例でチャネル長Lを小さくするためには、式(3)から明らかのようにまずチャネル幅Wを小さくすることが考えられる。しかし、プロセス上チャネル幅Wの微細化に限界が

この半導体薄膜4は例えば多結晶シリコン薄膜からなる。TFT2はOLEDに供給される電流の通路となるソースS、チャネルCh及びドレインDを備えている。チャネルChは丁度ゲート電極2の直上に位置する。このボトムゲート構造のTFT2は層間絶縁膜5により被覆されており、その上にはソース電極6及びドレイン電極7が形成されている。これらの上には別の層間絶縁膜9を介して前述したOLEDが成膜されている。

【0011】

【発明が解決しようとする課題】上述したアクティブマトリクス型のELディスプレイを構成する上で、解決すべき第一の課題は、OLEDに流れる電流量を制御する能動素子であるTFT2の設計自由度が小さく、場合によっては画素寸法に合わせた実用的な設計が困難になる。又、解決すべき第二の課題は画面全体の表示輝度を自在に調整することが困難であることである。これらの課題を、図10乃至13に示した従来例について具体的な設計パラメータを挙げながら説明する。典型的な設計例では、画面寸法が20cm×20cm、行の数(走査線本数)が1000、列の数(データ線の本数)が1000、画素寸法が $S = 200 \mu m \times 200 \mu m$ 、ピーク輝度が $B_p = 200 cd/m^2$ 、発光素子の効率が $E = 10 cd/A$ 、TFT2のゲート絶縁膜の厚みが $d = 100 nm$ 、ゲート絶縁膜の比誘電率が $\epsilon_r = 3.9$ 、キャリア移動度が $\mu = 100 cm^2/V \cdot s$ 、画素当たりのピーク電流が $I_p = B_p / E \times S = 0.8 \mu A$ 、 $|V_g| - V_t h |$ (駆動電圧)のピーク値が $V_p = 5 V$ である。このような設計例でピーク電流 $I_p$ を供給するため、TFT2の設計例としては、前述した式(1)及び(2)から、以下のようなになる。

あり、現在の薄膜トランジスタプロセスにおいては上記程度より大幅に微細化することが困難である。別の方法として、駆動電圧のピーク値 $V_p$ を小さくすることが考えられる。しかし、その場合、階調制御を行うためには、OLEDの発光強度を極めて小さな駆動電圧幅で制御する必要が生じる。例えば $V_p = 5 V$ の場合においても、発光強度を64階調で制御しようとすれば、1階調当たりの電圧ステップは平均で $5 V / 64 = 80 mV$ 程度となる。これを更に小さくすることは、僅かなノイズやTFT特性のばらつきによって、画像の表示品質が影響される結果となる。従って、駆動電圧のピーク値 $V_p$ を小さくすることにも限界がある。別の解決法としては、式(3)に表れるキャリア移動度 $\mu$ 等のプロセスパラメータを適当な値に設定することが考えられる。しかし、プロセスパラメータを都合のよい値に精度よく制御することは一般に困難であり、そもそも設計しようとす

る画像表示装置の仕様に合わせて製造プロセスを構築することは経済的に全く現実的でない。このように、従来のアクティブマトリクス型ELディスプレイでは、画素設計の自由度が乏しく、実用的な設計を行うことが困難である。

【0013】上述した第一の問題点とも関連するが、第二の問題点として、アクティブマトリクス型のELディスプレイでは画面全体の表示輝度を任意に制御することが困難である。一般に、テレビジョン等の画像表示装置においては画面全体の表示輝度を自在に調整し得るということが、実用上欠くことのできない要件である。例えば周囲が明るい状況下で画像表示装置を使用する場合には画面輝度を高くし、逆に暗い状況下で画像表示装置を使用する場合には画面輝度を低く抑えることが自然である。このような画面輝度の調節は、例えば液晶ディスプレイにおいてはバックライトの電力を変化させることにより容易に実現できる。又、単純マトリクス型のELディスプレイにおいては、アドレス時の駆動電流を調整することにより、比較的簡単に画面輝度を調節可能である。

【0014】ところが、アクティブマトリクス型の有機ディスプレイにおいては、画面全体としての表示輝度を任意に調節することは困難である。前述したように、表示輝度はピーク電流  $I_p$  に比例し、 $I_p$  は TFT2 のチャネル長  $L$  に反比例する。従って、表示輝度を下げるためにはチャネル長  $L$  を大きくすればよいが、これは使用者が任意に表示輝度を選ぶ手段とはなりえない。実現可能な方法として、輝度を下げるために駆動電圧のピーク値  $V_p$  を小さくすることが考えられる。しかし、 $V_p$  を下げるノイズ等の原因で画質の劣化を招く。逆に輝度を上げたい場合に、駆動電圧のピーク値  $V_p$  を大きくしようとしても、TFT2 の耐圧等による上限があることは言うまでもない。

#### 【0015】

【課題を解決する為の手段】上述した従来の技術の課題に鑑み、本発明は画素内部の能動素子の設計自由度を増して良好な設計を可能たらしめるとともに、画面輝度を自在且つ簡便に調整することが可能な画像表示装置を提供することを目的とする。かかる目的を達成するために以下の手段を講じた。即ち、所定の走査サイクルで画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とがマトリクス状に配設され、各画素は、供給される電流量によって輝度が変化する発光素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該発光素子に供給する電流量を制御する機能を有する第二の能動素子とを含み、各画素への輝度情報の書き込みは、走査線が選択された状態で、データ線に輝度情報に応じた電気信号を印加することによって行われ、各画素に書き込まれ

れた輝度情報は走査線が非選択となった後も各画素に保持され、各画素の発光素子は保持された輝度情報に応じた輝度で点灯を維持可能な画像表示装置において、同一の走査線に接続された各画素の発光素子を少なくとも走査線単位で強制的に消灯する制御手段を有し、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にすることを特徴とする。

【0016】好ましくは、前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間で、発光素子を点灯状態から消灯状態に切り換える時点を調整可能である。一実施形態では、前記制御手段は、絶縁ゲート型電界効果トランジスタからなる該第二の能動素子のゲートに接続された第三の能動素子を含み、該第三の能動素子に与える制御信号により該第二の能動素子のゲート電位を制御して該発光素子を消灯することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられる。他の実施形態では、前記制御手段は、該発光素子と直列に接続された第三の能動素子を含み、該第三の能動素子に与える制御信号に応じて該発光素子に流れる電流を遮断することが可能であり、該制御信号は、各走査線と平行に設けた停止制御線を介して同一走査線上の各画素に含まれる第三の能動素子に与えられる。別の実施形態では、各発光素子は整流作用を有する二端子素子からなり、一方の端子は対応する第二の能動素子に接続され、他方の端子は同一走査線上の各画素では共通接続され且つ走査線間では電気的に分離されており、前記制御手段は、各二端子素子の共通接続された他方の端子の電位を制御して各二端子素子を消灯する。更に別の実施形態では、前記制御手段は、各画素に輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線を選択して各画素にデータ線から輝度ゼロを表す情報を書き込んで各画素の発光素子を消灯する。更に別の実施形態では、各画素は、該発光素子に流れる電流量を制御する第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、前記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して該発光素子を消灯する。更に別の実施形態では、前記制御手段は、各画素に輝度情報が書き込まれた後一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を少なくとも走査線単位で制御する。更に別の実施形態では、同一の走査線に赤、緑、青の各画素を共通に接続する一方、前記制御手段は、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯する。なお、好ましくは、前記発光素子は、有機エレクトロルミネッセンス素子である。

【0017】本発明は、又、画素に第一の輝度情報が書込まれてから新たな第二の輝度情報が書込まれる一走査サイクル期間内で輝度情報に応じ画素を点灯する画像表示装置において、所定の走査サイクルでそれぞれの画素を選択する走査線と、該走査線に直交する方向に形成され、上記画素を点灯する為の輝度情報を与えるデータ線と、上記走査線により制御され、上記輝度情報を取り込む第一の能動素子と、上記輝度情報を、上記画素の駆動に用いる電気信号に転換する第二の能動素子とを有し、上記一走査サイクル期間内で上記画素を点灯状態から消灯状態にする制御手段を有していることを特徴とする。好ましくは、上記制御手段は、上記一走査サイクル期間内で、上記点灯状態から上記消灯時間までの間の時間を可変可能である。又、上記第二の能動素子は、絶縁ゲート型電界効果トランジスタであり、上記制御手段は、該絶縁ゲート型電界効果トランジスタのゲートに接続された第三の能動素子を有し、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御される。又、上記制御手段は、上記第二の能動素子に直列に設けられた第三の能動素子を有し、該第三の能動素子は、上記走査線と略平行に設けられた制御線によって制御される。又、上記画素は発光素子を含み、上記発光素子は第一及び第二の端子を有し、上記第一の端子は上記第二の能動素子に接続されるとともに、上記第二の端子は所定の参照電位に接続され、上記制御手段は、上記参照電位を可変制御することにより上記発光素子を消灯させる。又、上記制御手段は、上記走査線が選択された後、上記一走査サイクル期間内で上記走査線を再選択し、上記データ線から輝度ゼロを表す輝度情報を画素に供給することにより、該画素を消灯する。又、各画素は、該第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートに一端が接続された容量素子を含み、上記制御手段は、該容量素子の他端の電位を制御することにより前記第二の能動素子を構成する絶縁ゲート型電界効果トランジスタのゲートの電位を制御して画素を消灯する。又、上記制御手段は、上記走査線毎に上記画素を消灯する。又、上記画素は、青、緑、赤色の発光素子を有し、上記制御手段は、該青、緑、赤色の発光素子を異なる時間で消灯可能である。又、上記第二の能動素子は、輝度情報を画素の駆動に用いる電流に転換し、各画素は、電流によって発光する有機物を利用した発光素子を有する。又、上記走査線を順次選択する為の垂直クロックが入力される走査線駆動回路と、上記垂直クロックを所定の期間遅延した垂直クロックが入力され、上記走査線又はこれと平行に設けた制御線を選択する制御回路とを有し、上記走査線は、上記走査線駆動回路により上記垂直クロックに同期して順次選択され、上記画素を点灯するとともに、該点灯後、該制御回路により上記遅延された垂直クロックに同期して、上記一走査期間内で上記走査線又は制御線を介し該画素を消灯する。更に、上記データ

タ線に輝度情報を与えるデータ線駆動回路を有し、上記走査線駆動回路の出力は、上記走査線に出力端子が接続された論理和回路の一方の入力端子に接続されるとともに、上記制御回路の出力が上記論理和回路の他方の入力端子に接続された論理積回路の一方の入力端子に接続され、該論理積回路の他方の入力端子に上記垂直クロックが入力される。

【0018】本発明によれば、画像表示装置は走査線単位で輝度情報を各画素に書き込んだあと、次の走査線サイクル（フレーム）の輝度情報が新たに書き込まれる以前に、走査線単位で各画素に含まれる発光素子を一括して消灯する。これによれば、輝度情報の書き込み後発光素子の点灯から消灯するまでの時間を調節できることになる。即ち、一走査サイクルにおける発光時間の割合（デューティー）を調節できることになる。発光時間（デューティー）の調節は等価的に各発光素子のピーク電流  $I_p$  を調節することに相当する。よって、デューティーを調節することにより簡便且つ自在に表示輝度を調整することができる。更に重要な点は、デューティーを適切に設定することで、等価的に  $I_p$  を大きくすることができる。例えば、デューティーを  $1/10$  にすると、 $I_p$  を  $10$  倍にしても同等の輝度が得られる。 $I_p$  を  $10$  倍にすれば TFT のチャネル長  $L$  を  $1/10$  にすることができる。このように、デューティーを適当に選ぶことで画素に含まれる TFT の設計自由度が増し、実用的な設計を行うことが可能になる。

#### 【0019】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図1は、本発明にかかる画像表示装置の第一実施形態の一例を表しており、一画素分の等価回路図である。尚、図10に示した従来の画素構造と対応する部分には対応する参照番号を付して理解を容易にしている。図示するように、本画像表示装置は、所定の走査サイクル（フレーム）で画素  $PXL$  を選択するための走査線  $X$  と、画素  $PXL$  を駆動するための輝度情報を与えるデータ線  $Y$  とがマトリクス状に配設されている。走査線  $X$  とデータ線  $Y$  の交差部に形成された画素  $PXL$  は、発光素子  $OLED$  と、第一の能動素子である TFT1 と、第二の能動素子である TFT2 と、保持容量  $C_s$  を含む。発光素子  $OLED$  は供給される電流量によって輝度が変化する。TFT1 は走査線  $X$  によって制御され且つデータ線  $Y$  から与えられた輝度情報を画素  $PXL$  に含まれた保持容量  $C_s$  に書き込む。TFT2 は  $C_s$  に書き込まれた輝度情報に応じて発光素子  $OLED$  に供給する電流量を制御する。 $PXL$  への輝度情報の書き込みは、走査線  $X$  が選択された状態で、データ線  $Y$  に輝度情報に応じた電気信号（データ電位  $Vdata$ ）を印加することによって行われる。画素  $PXL$  に書き込まれた輝度情報は走査線  $X$  が非選択となったあとも保持容量  $C_s$  に保持され、発光素子  $OLED$  は保持された輝度

情報に応じた輝度で点灯を維持可能である。本発明の特徴事項として、同一の走査線Xに接続された各画素PXLの発光素子OLEDを少なくとも走査線単位で強制的に消灯する制御手段を有し、各画素PXLに輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に発光素子を点灯状態から消灯状態にする。本実施形態では制御手段が、TFT2のゲートGに接続されたTFT3（第三の能動素子）を含み、TFT3のゲートGに与える制御信号によりTFT2のゲート電位を制御して、OLEDを消灯することが可能である。この制御信号は、走査線Xと平行に設けた停止制御線Zを介して対応する走査線上の各画素PXLに含まれるTFT3に与えられる。制御信号に応じてTFT3をオン状態にすることにより、保持容量Csが放電され、TFT2のVgsがOVとなり、OLEDに流れる電流を遮断することができる。TFT3のゲートGは走査線Xに対応した停止制御線Zに共通接続されており、停止制御線Z単位で発光停止制御を行うことができる。

【0020】図2は、図1に示したPXLをマトリクス上に配列した画像表示装置の全体構成を示す回路図である。図示するように、走査線X1, X2, …, XNが行状に配列され、データ線Yが列状に配列されている。各走査線Xとデータ線Yの交差部に画素PXLが形成されている。又、走査線X1, X2, …, XNと平行に、停止制御線Z1, Z2, …, ZNが形成されている。走査線Xは走査線駆動回路21に接続されている。走査線駆動回路21はシフトレジスタを含んでおり、垂直クロックVCKに同期して垂直スタートパルスVSP1を順次転送することにより、走査線X1, X2, …, XNを一走査サイクル内で順次選択する。一方、停止制御線Zは停止制御線駆動回路23に接続されている。この駆動回路23もシフトレジスタを含んでおり、VCKに同期して垂直スタートパルスVSP2を順次転送することにより、停止制御線Zに制御信号を出力する。尚、VSP2は遅延回路24により所定時間だけVSP1から遅延処理されている。データ線Yはデータ線駆動回路22に接続されており、走査線Xの線順次走査に同期して、各データ線Yに輝度情報に対応した電気信号を出力する。この場合、データ線駆動回路22は、いわゆる線順次駆動を行ない、選択された画素の行に対して一斉に電気信号を供給する。或いは、データ線駆動回路22は、いわゆる点順次駆動を行ない、選択された画素の行に対して順次電気信号を供給しても良い。いずれにしても、本発明は、線順次駆動と点順次駆動の両者を包含している。

【0021】図3は、図2に示した本発明の第一実施形態にかかる画像表示装置の動作説明に供するタイミングチャートである。まず、垂直スタートパルスVSP1が走査線駆動回路21及び遅延回路24に入力される。走査線駆動回路21はVSP1の入力を受けたあと、垂直クロックVCKに同期して走査線X1, X2, …, XN

を順次選択し、走査線単位で輝度情報が画素PXLに書き込まれていく。各画素PXLは書き込まれた輝度情報に応じた強度で発光を開始する。VSP1は遅延回路24で遅延され、VSP2として停止制御線駆動回路23に入力される。停止制御線駆動回路23はVSP2を受けたあと、垂直クロックVCKに同期して停止制御線Z1, Z2, …, ZNを順次選択し、発光が走査線単位で停止していく。

【0022】図1乃至図3に示した第一実施形態によれば、各画素PXLが発光するのは輝度情報が書き込まれてから発光停止制御信号によって発光が停止するまでの間、即ち概ね遅延回路24によって設定された遅延時間分である。その遅延時間をτとし、一走査サイクル（一フレーム）の時間をTとすると、画素が発光している時間的割合即ちデューティーは概ねτ/Tとなる。発光素子の時間平均輝度はこのデューティーに比例して変化する。従って、遅延回路24を操作して遅延時間τを変更することにより、ELディスプレイの画面輝度を簡便且つ幅広い範囲で可変調整することができる。

【0023】更に、輝度の制御が容易になることは、画素回路の設計自由度を増し、より良好な設計を行うことが可能になる。図10に示した従来の画像表示装置の画素設計例では、TFT2のサイズを以下のように決めていた。

チャネル幅:  $W = 5 \mu m$

チャネル長:  $L = [W \cdot / (2 \cdot I_p)] \cdot \mu \cdot C_o \cdot V_p^2 = 270 \mu m$

これらのTFT2のサイズは、発光素子のデューティーが1の場合に相当している。これに対し、本発明にかかる画像表示装置では上述したようにデューティーを予め所望の値に設定しておくことができる。例えば、デューティーを0.1とすることができる。この場合本発明による設計例として、図1に示したTFT2のサイズを以下のように縮小できる。

チャネル幅:  $W = 5 \mu m$

チャネル長:  $L = 270 \mu m \times 0.1 = 27 \mu m$

その他のパラメータは図10に示した従来例と同一とする。この場合、発光時にOLEDに流れる電流は式

(1) に従って10倍となるが、デューティーを0.1としているため、時間平均での駆動電流は、従来例と同じになる。有機EL素子では、電流と輝度とは通常比例関係にあるので、時間平均の発光輝度は、従来例と本発明とで同等になる。一方、本発明の設計例においては、TFT2のチャネル長Lが従来例の1/10と大幅に小型化されている。これにより、画素内部に於けるTFT2の占有率が大幅に下がり、その結果有機EL素子の占有面積（発光領域）を大きく取ることができるので、画像品位が向上する。又、画素の微細化も容易に実現可能となる。

【0024】図4は、本発明にかかる画像表示装置の第

二実施形態の一例を示す全体回路構成図である。図2に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。第一実施形態がモノクロの画像表示装置であるのに対し、本実施形態はカラーの画像表示装置であり、RGB三原色が割り当てられた画素PXLが集積形成されている。本実施形態では、同一の走査線Xに赤、緑、青の各画素PXLを共通に接続する一方、停止制御線ZR、ZG、及びZBに赤、緑、青の各画素を別々に接続している。これにより、赤、緑、青の各画素に含まれる発光素子を別々の時点で消灯できるようにしている。具体的には、RGB三色の画素PXLに対応して、三個の停止制御線駆動回路23R、23G、23Bが別々に設けられている。又、これらの停止制御線駆動回路23R、23G、23Bに対応して、夫々別々に遅延回路24R、24G、24Bが設けられている。従って、RGB別々に、VSP1の遅延時間を設定でき、VSP2R、VSP2G、VSP2Bを対応する停止制御線駆動回路23R、23G、23Bに供給可能である。停止制御線駆動回路23Rによって制御される停止制御線ZRには、赤色画素(R)が接続され、停止制御線駆動回路23Gによって制御される停止制御線ZGには、緑色画素(G)が接続され、停止制御線駆動回路23Bによって制御される停止制御線ZBには、青色画素(B)が接続される。かかる構成によれば、RGBの各色毎に、輝度を調節できる。従って、遅延回路24R、24G、24Bの遅延時間を適切に調整することで、カラー画像表示装置の色度調節が容易になり、カラーバランスを簡単にとることが可能である。即ち、画面を観察して赤み成分が強すぎる場合には、遅延回路24Rの遅延時間を調節し、赤色に対応するデューティーを相対的に小さくすることで、赤み成分を弱めることができる。

【0025】図5は本発明にかかる画像表示装置の第三実施形態の一例を示す一画素分の等価回路図であり、図1に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態は発光素子OLEDと直列に接続されたTFT3(第三の能動素子)を含み、TFT3に与える制御信号に応じて発光素子OLEDに流れる電流を遮断することができる。制御信号は、走査線Xと平行に設けた停止制御線Zを介して同一走査線上の各画素PXLに含まれるTFT3のゲートGに与えられる。本実施形態では、接地電位とTFT2との間にTFT3が挿入されており、TFT3のゲート電位の制御によって、OLEDに流れる電流をオン/オフすることができる。尚、TFT3を、TFT2とOLEDの間、或いはOLEDとVddとの間に挿入することも可能である。

【0026】図6は、本発明にかかる画像表示装置の第四実施形態の一例を示す一画素分の等価回路図である。図10に示した従来例と対応する部分には対応する参照

番号を付して理解を容易にしている。本実施形態では発光素子OLEDは整流作用を有する二端子素子からなり、一方の端子(カソードK)はTFT2に接続され、他方の端子(アノードA)は停止制御線Zに接続されている。同一走査線上の各画素では二端子素子のアノードAは停止制御線Zに共通接続され、異なる走査線間では電気的に分離されている。この場合、二端子素子の共通接続された他方の端子(アノードA)の電位を停止制御線Zにより制御して、各OLEDを消灯する。但し、OLEDのアノードAは従来のように一定電位のVddに接続されるのではなく、停止制御線Zを介して外部からその電位が制御される。アノード電位を十分高い値とすれば、OLEDにはTFT2によって制御される電流が流れるが、OLEDは二端子素子で整流作用があるため、アノード電位を十分低い電位(例えば接地電位)とすることにより、OLEDに流れる電流をオフすることができる。

【0027】図7は、図6に示した第四実施形態の制御例を示すタイミングチャートである。一走査サイクル(一フレーム)をTで表している。一走査サイクルTの先頭に位置する書き込み期間(RT)で、全画素に対する輝度情報の書き込みを線順次で行う。即ち、この例では、一走査サイクルの一部を利用して高速に輝度情報を全ての画素に書き込んでいる。書き込みが完了したあと、停止制御線Zを一斉に制御して、各画素に含まれるOLEDをオンする。これにより、各画素のOLEDは書き込まれた輝度情報に応じて夫々発光を開始する。その後所定の遅延時間τが経過すると、全ての停止制御線Zを介して全てのOLEDのアノードAを接地電位に落とす。これにより、発光がオフになる。以上のような制御により、全画素単位でデューティーτ/Tを調整可能である。尚、本発明はこれに限られるものではなく、少なくとも走査線単位で各画素のオン/オフを制御するようにしてもよい。以上のように、本制御例では、各画素に輝度情報が書き込まれたあと一走査サイクル内で、各画素に含まれる発光素子の点灯時点及び消灯時点を画面単位若しくは走査線単位で制御できる。

【0028】図8は、本発明にかかる画像表示装置の第五実施形態の一例を示す全体回路構成図であり、図11に示した従来例と対応する部分には対応する参照番号を付して理解を容易にしている。本実施形態は先の実施形態と異なり、特別の停止制御線を設けることなく、走査線X1乃至XNを利用して各画素PXLのデューティー制御を行っている。このために、走査線駆動回路21とは別に制御回路23'を設けている。制御回路23'の各出力端子は対応する各アンドゲート回路28の一方の入力端子に接続されている。各アンドゲート回路28の出力端子は次段のオアゲート回路29の一方の入力端子を介して各走査線X1、X2、…、XNに接続している。各アンドゲート回路28の他方の端子にはVCKが

供給されている。なお、走査線駆動回路21の各出力端子は対応する各オアゲート回路29の他方の入力端子を介して各走査線X1, X2, …, XNに接続している。又、VSP1は先の実施形態と同様に遅延回路24を介してVSP2となり、制御回路23'に供給される。一方、各データ線YはPチャネル型のTFT26を介してデータ線駆動回路22に接続されている。TFT26のゲートにはVCKが供給されている。又、各データ線Yの電位はNチャンネル型のTFT27によっても制御できる。TFT27のゲートにもVCKが供給されている。このように、本画像表示装置の周辺回路構成は図11に示した従来例と異なるが、個々の画素PXLの回路構成は、図10に示した従来の画素回路構成と同一である。かかる構成により、制御回路23'は、各画素PXLに輝度情報が書き込まれてから次に新たな輝度情報が書き込まれる一走査サイクルの間に、再度走査線Xを選択して各画素PXLにデータ線Yから輝度0を表す情報を書き込んで各画素PXLの発光素子OLEDを消灯することができる。

【0029】図9は、図8に示した第五実施形態の動作説明に供するタイミングチャートである。図示するように、垂直スタートパルスVSP1は走査線駆動回路21及び遅延回路24に入力される。走査線駆動回路21はVSP1を受け入れたあと、垂直クロックVCKに同期して走査線X1, X2, …, XNを順次選択し、走査線単位で各画素PXLに輝度情報を書き込んでいく。各画素は書き込まれた輝度情報に応じた強度で発光を開始する。但し、本実施形態ではTFT26, 27を設けたことにより、各データ線YはVCK=H(ハイレベル)の期間で輝度0に相当する電位(この例では接地電位)となり、VCK=L(ローレベル)の期間において本来の輝度情報が与えられるようになっている。この関係は図9のVCKの波形にL, Hを付し、データ線の波形にハッキングを付して模式的に表してある。VSP1は遅延回路24で遅延されたあと、VSP2として制御回路23'に入力される。制御回路23'はVSP2を受け入れたあと、垂直クロックVCKに同期して動作するが、その出力はアンドゲート回路28に入力される。各アンドゲート回路28にはVCKが同時に入力されているので、制御回路23'の出力がH(ハイレベル)で且つVCK=H(ハイレベル)の時に走査線Xが選択される。前述したように、VCK=Hの期間は各データ線Yに輝度0に相当する電位が与えられているので、制御回路23'によって選択された走査線Xに接続された画素は輝度0に相当する情報により発光が停止する。

【0030】図14は本発明にかかる画像表示装置の第六実施形態の一例を示す一画素分の等価回路図であり、図1に示した第一実施形態と対応する部分には対応する参照番号を付して理解を容易にしている。先の各実施形態では、画素の消灯を行うためにトランジスタを追加す

る必要のあるものが多いが、本実施形態は、追加のトランジスタが不要で、より実用的な構成になっている。図示するように、発光素子OLEDに供給する電流量を制御するトランジスタTFT2のゲートGに接続された容量素子Csの他方の端子が発光停止制御線Zに接続される。書き込み終了後、発光停止線Zの電位を(この図の例では)下げる。例えば、容量素子Csの容量がTFT2のゲート容量等に比べ十分大きい場合は、発光停止制御線Zの電位変化がすなわちTFT2のゲート電位の変化となる。従って、書き込み時のTFT2のゲート電位の最大値をVgmaとした場合、発光停止制御線Zの電位を、書き込み時よりVgma-Vth以上下げるこことによって、TFT2のゲート電位をVth以下にすらことができ、従って発光素子OLEDは消灯する。実際にはTFT2のゲート容量等を考慮し、もう少し大きな振幅で制御することが望ましい。

【0031】図15は、図14に示した第六実施形態の動作説明に供するタイミングチャートである。図示するように、停止制御線は、走査線選択と概ね同時に高レベルとされ、書き込み終了後高レベルが保たれている期間、発光素子は書き込まれた輝度情報に応じた輝度にて発光状態となる。次のフレームで新たなデータが書き込まれる以前に停止制御線を低レベルにすると、発光素子は消灯する。

【0032】ところで、CRTにおいては表示画像はμsecオーダで輝度が減衰するのに対し、アクティブマトリクス型のディスプレイでは一フレームの間画像を表示し続ける保持型の表示原理となっている。この為、動画表示を行なう場合、動画の輪郭に沿った画素はフレームの切り換わる直前まで画像を表示しており、これが人間の目の残像効果と相まって、次のフレームでもそこに像が表示されているかの如く感知する。これが、アクティブマトリクス型ディスプレイにおける動画表示の画質がCRTに比較し低くなる根本原因である。この解決策として、本発明にかかる駆動方法が効果的であり、画素を強制的に消灯して人間の目で感ずる残像を断ち切る技術を導入することで、動画質の改善を図ることが出来る。具体的には、アクティブマトリクス型のディスプレイにおいて、一フレームの前半で画像を表示する一方、一フレームの後半はあたかもCRT輝度が減衰するかの如くに、画像を消灯する方法を採用している。動画質改善の為には、フレーム当たり、点灯と消灯のデューティーを50%程度に設定する。更に高い動画質改善の為には、フレーム当たり、点灯と消灯のデューティーを25%以下に設定すると良い。

【0033】

【発明の効果】以上説明したように、本発明によれば、各画素に輝度情報が書き込まれて発光が開始したあと、次のフレームの書き込みが行われる前に画素の発光を停止できるので、一フレーム内での発光時間の割合(デュ

ーティー)を変えることができ、これにより時間平均の表示輝度を簡便に調節することが可能である。更に重要なことは、デューティーを自由に設定できることにより、時間平均の表示輝度を同じに保ったまま、発光時に発光素子に流れる電流量を適宜に設定する自由度が生じるため、発光素子に流れる電流量を制御する能動素子の設計に自由度が生ずる。この結果、より高品位な画像を提供可能な画像表示装置や、より小さな画素サイズの画像表示装置を設計することが可能になる。

【図面の簡単な説明】

【図1】本発明にかかる画像表示装置の第一実施形態を示す画素回路図である。

【図2】第一実施形態の全体回路構成図である。

【図3】第一実施形態のタイミングチャートである。

【図4】本発明にかかる画像表示装置の第二実施形態の全体回路構成図である。

【図5】本発明にかかる画像表示装置の第三実施形態を示す画素回路図である。

【図6】本発明にかかる画像表示装置の第四実施形態を示す画素回路図である。

【図7】第四実施形態のタイミングチャートである。

【図8】本発明にかかる画像表示装置の第五実施形態を

示す全体回路構成図である。

【図9】第五実施形態のタイミングチャートである。

【図10】従来の画像表示装置の一例を示す画素回路図である。

【図11】従来の画像表示装置の全体回路構成図である。

【図12】従来の画像表示装置の他の例を示す画素回路図である。

【図13】従来の画像表示装置の構造を示す断面図である。

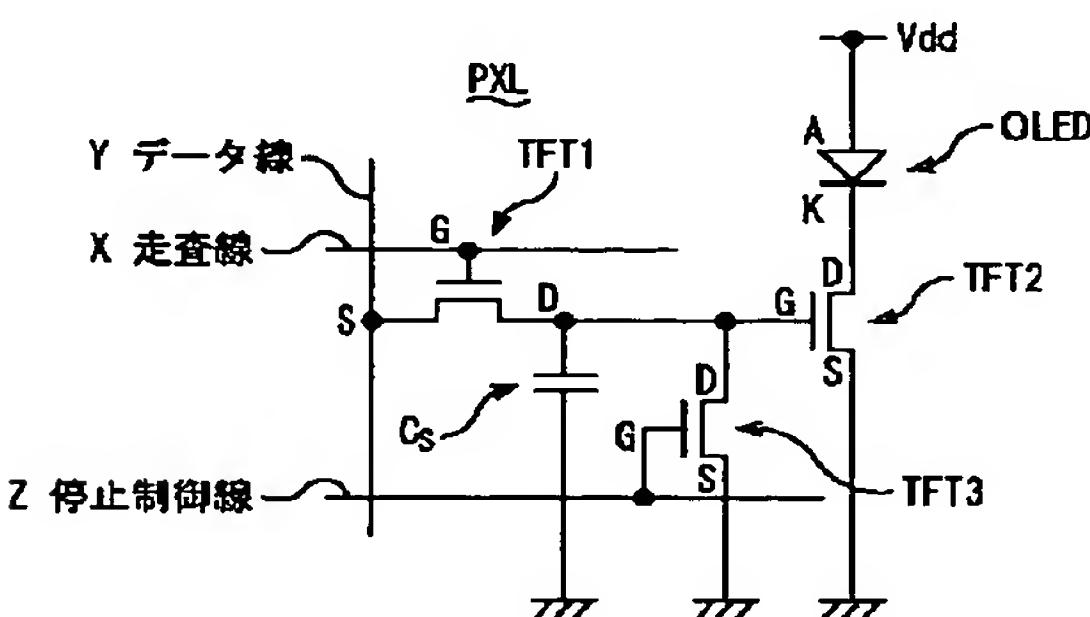
【図14】本発明にかかる画像表示装置の第六実施形態の一例を示す一画素分の等価回路図である。

【図15】図14に示した第六実施形態の動作説明に供するタイミングチャートである。

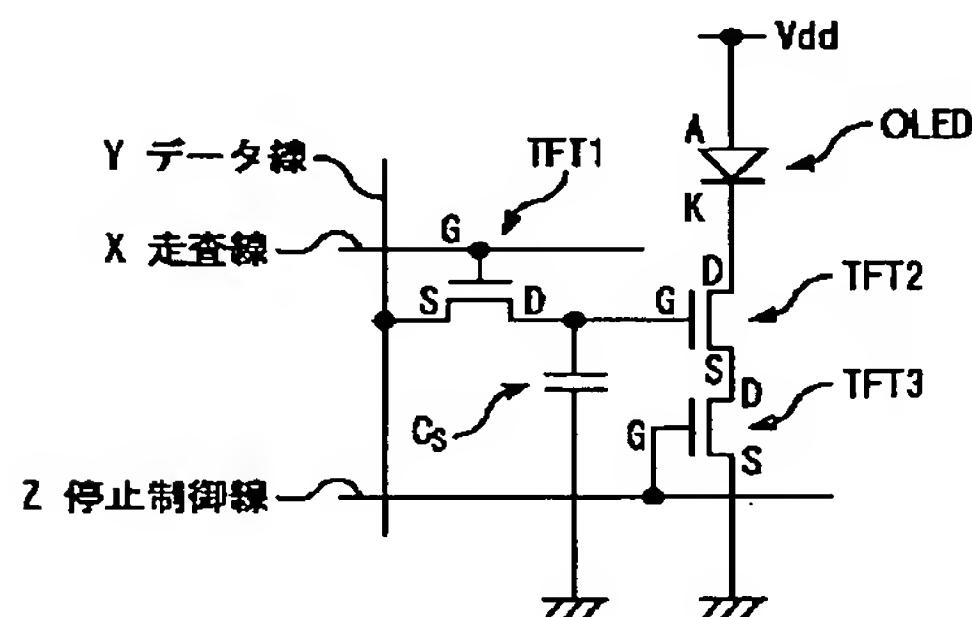
【符号の説明】

PXL … 画素、OLED … 発光素子、TFT1 … 第一能動素子、TFT2 … 第二能動素子、TFT3 … 第三能動素子、Cs … 保持容量、X … 走査線、Y … データ線、Z … 停止制御線、21 … 走査線駆動回路、22 … データ線駆動回路、23 … 停止制御線駆動回路、24 … 遅延回路

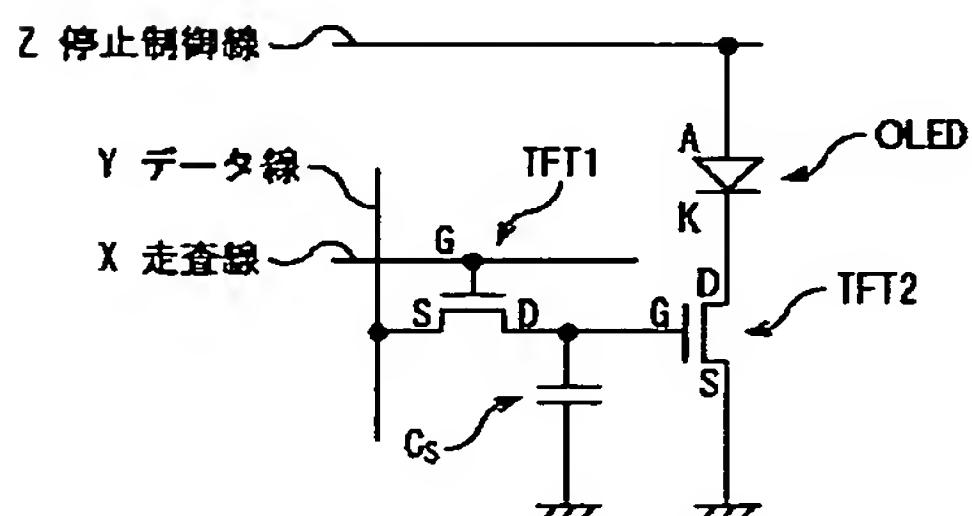
【図1】



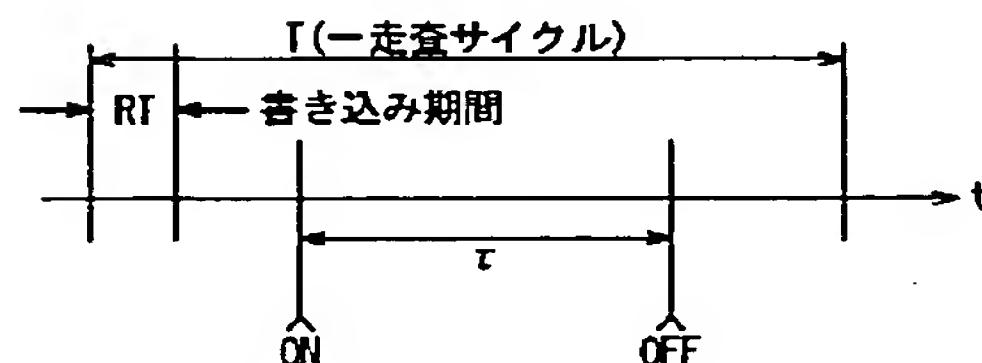
【図5】



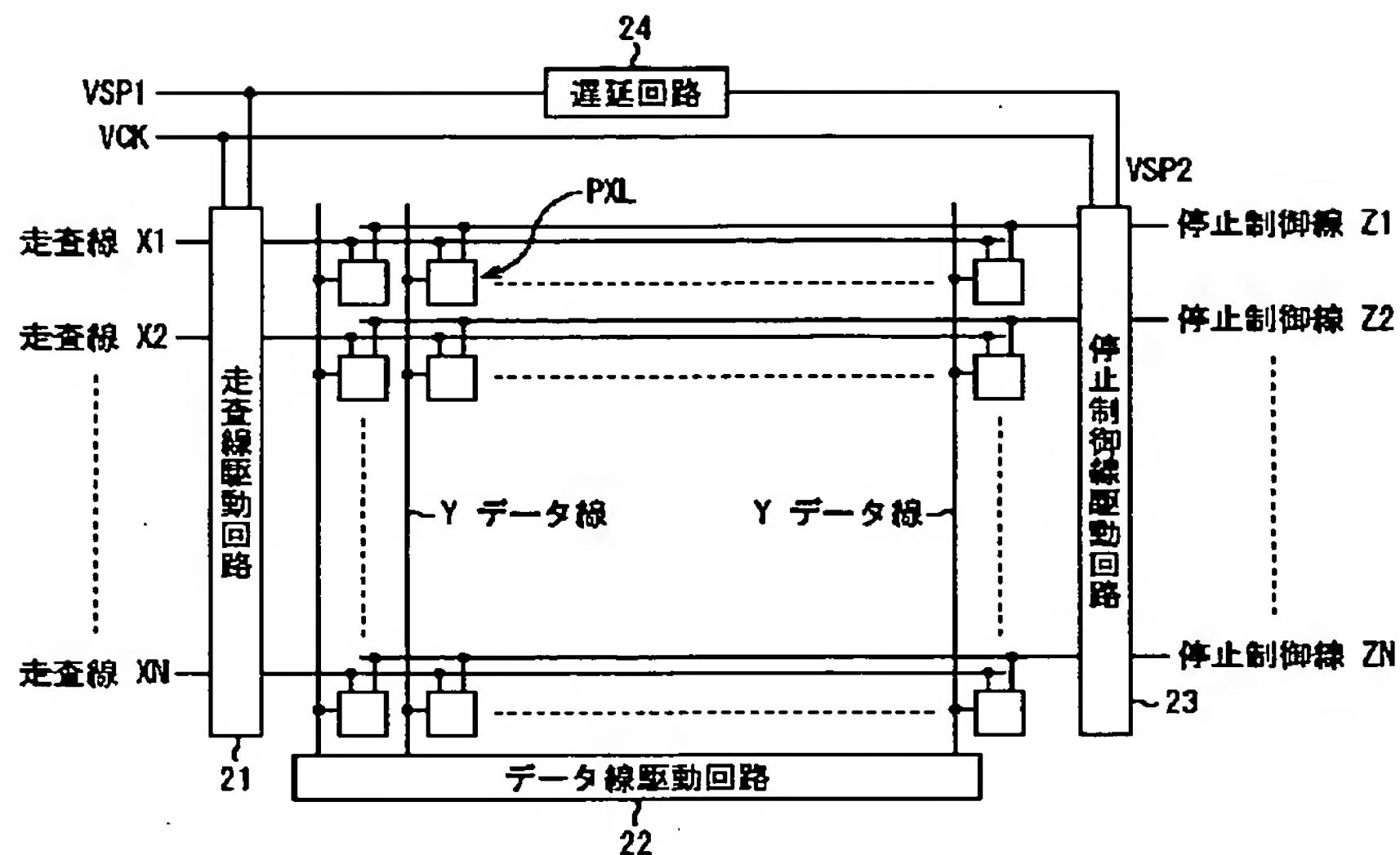
【図6】



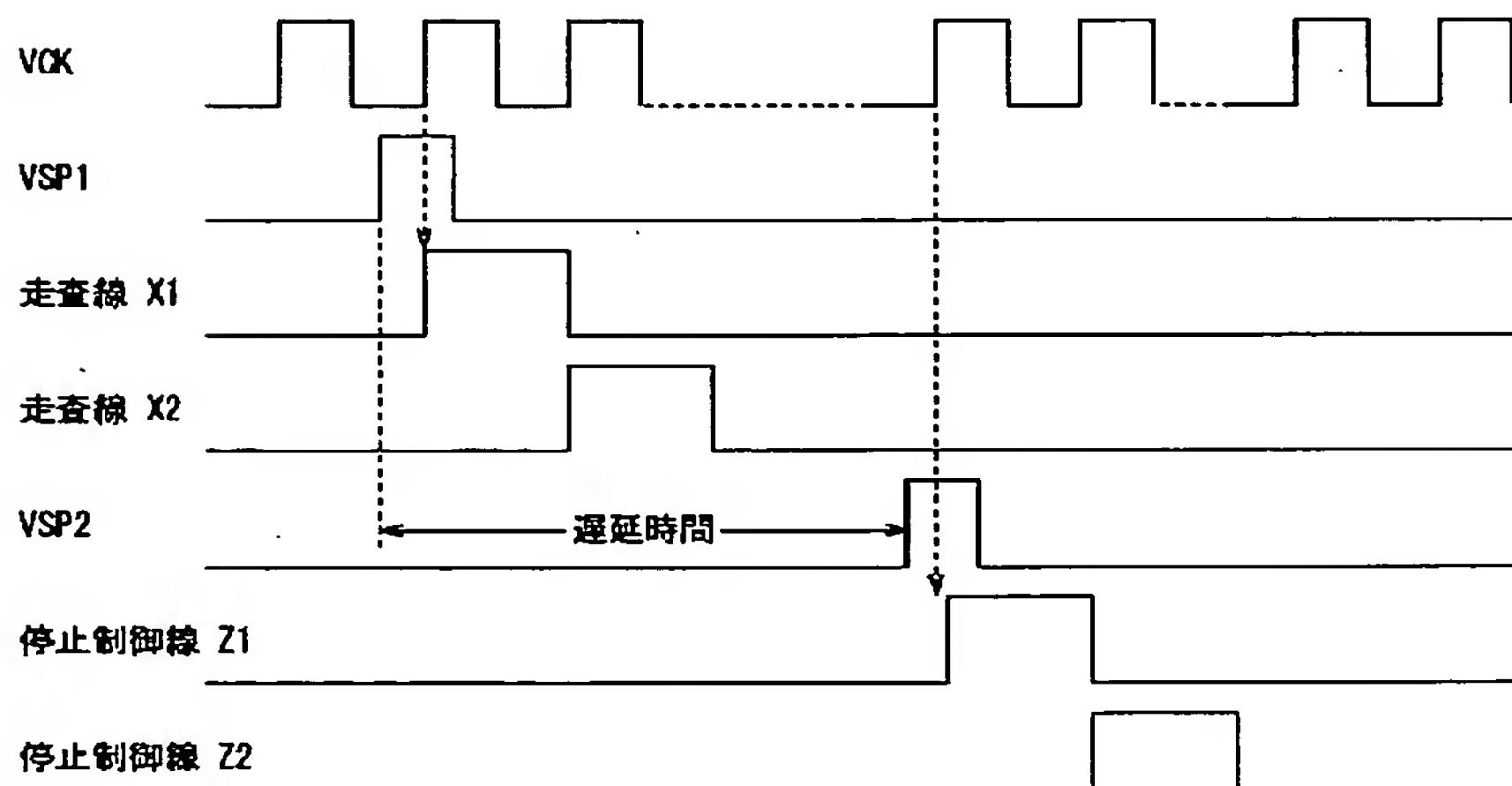
【図7】



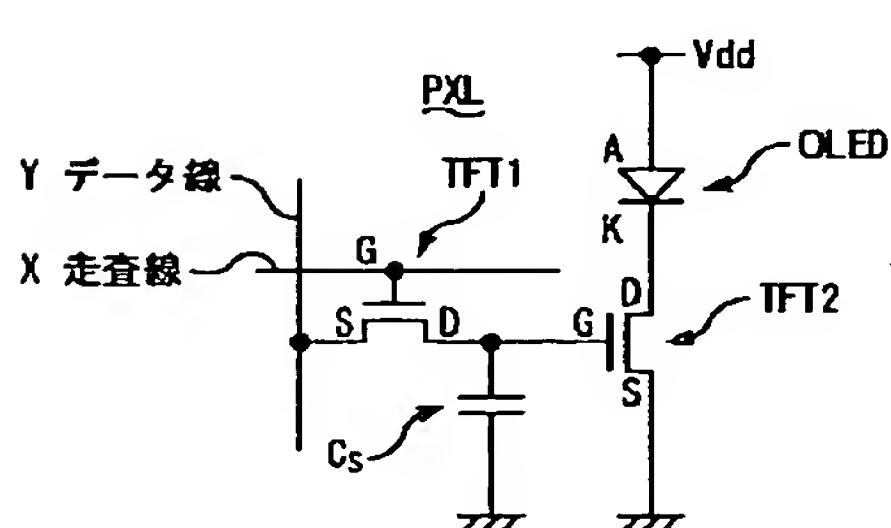
【図2】



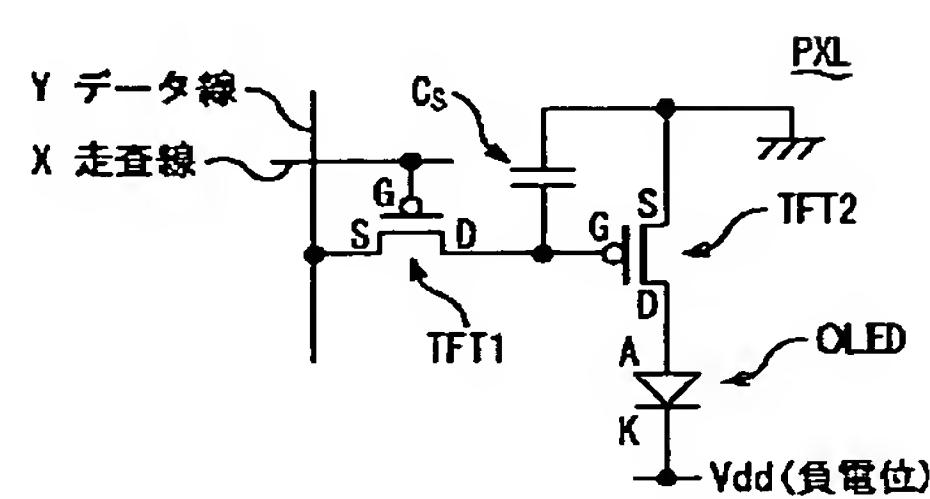
【図3】



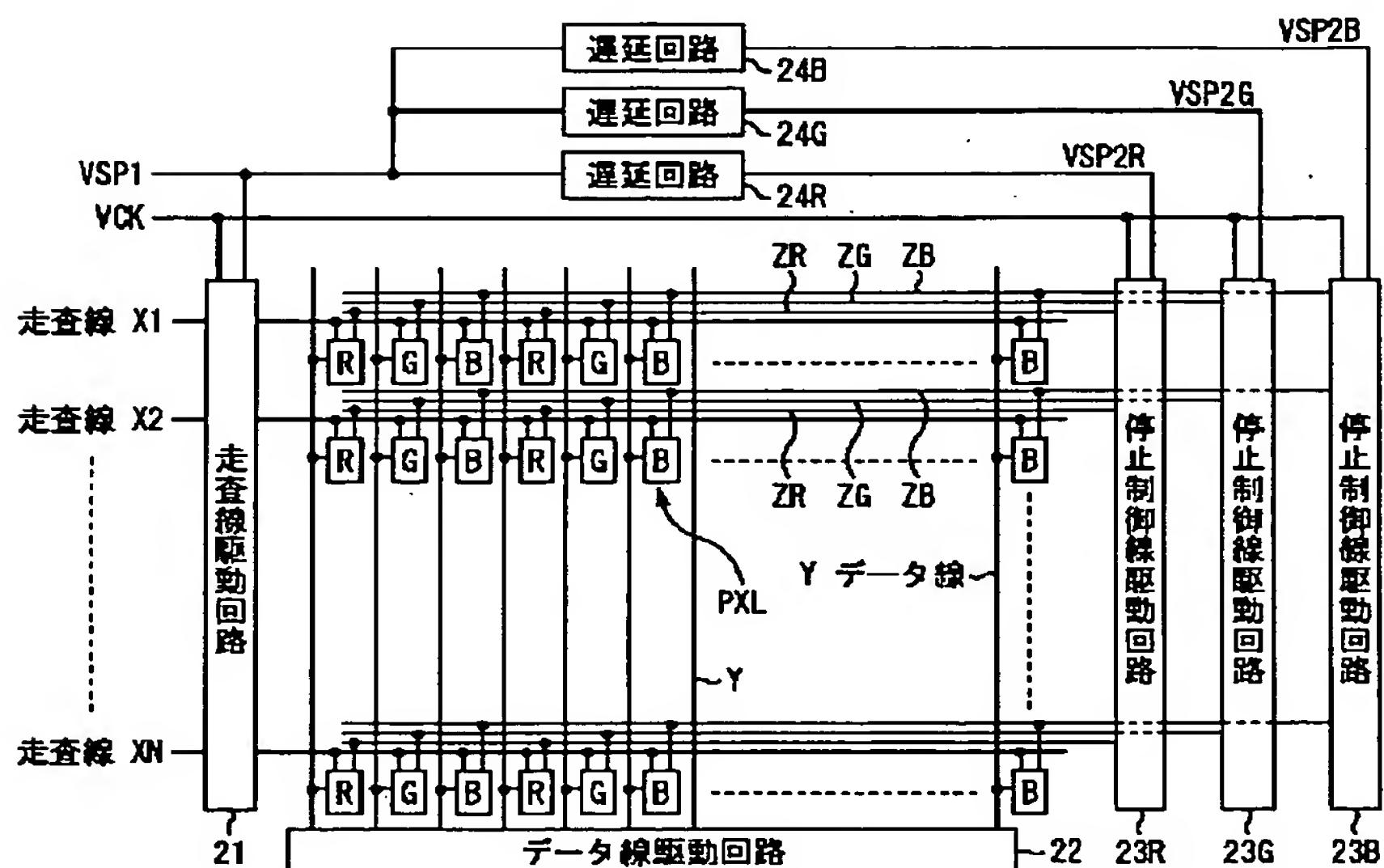
【図10】



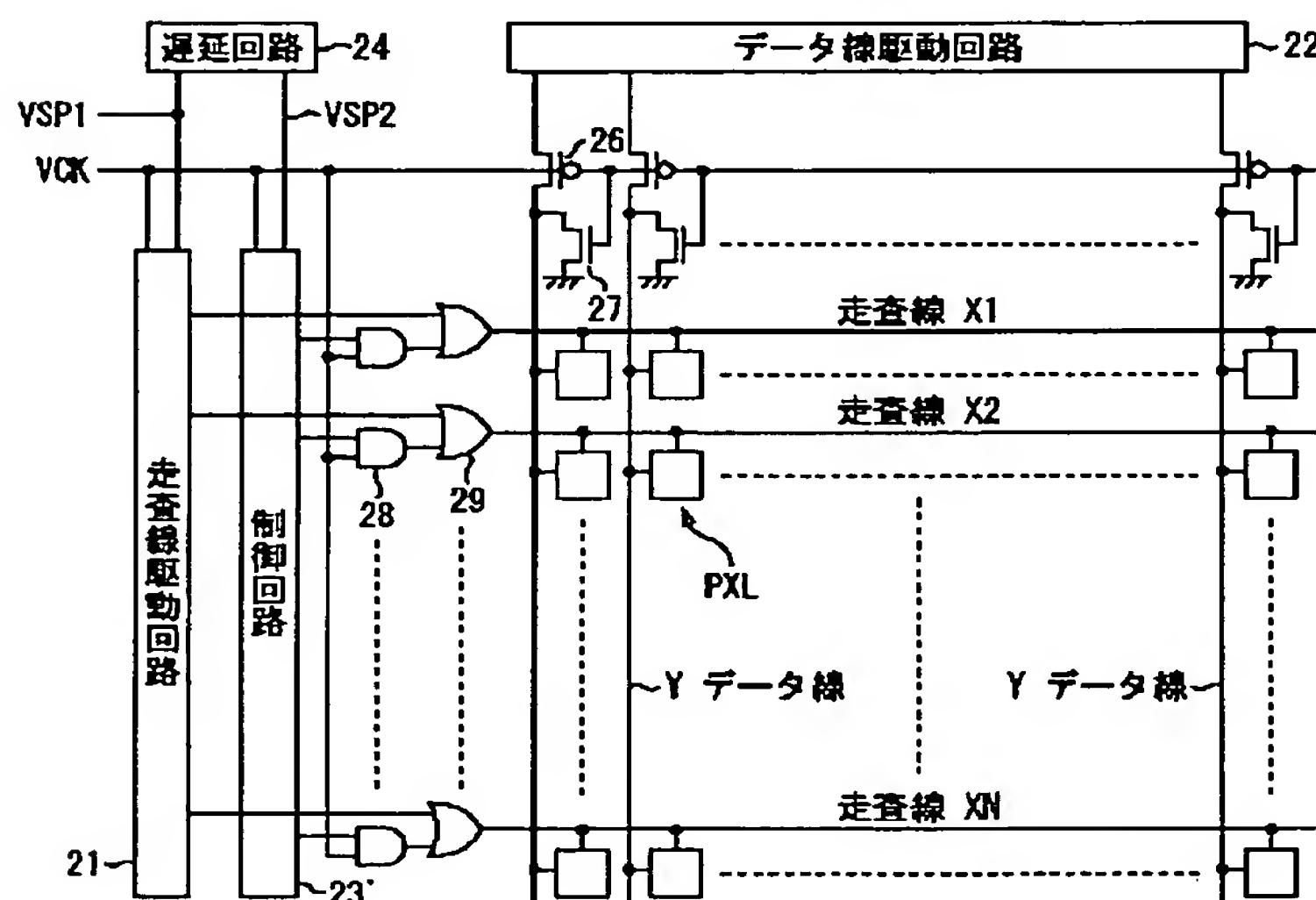
【図12】



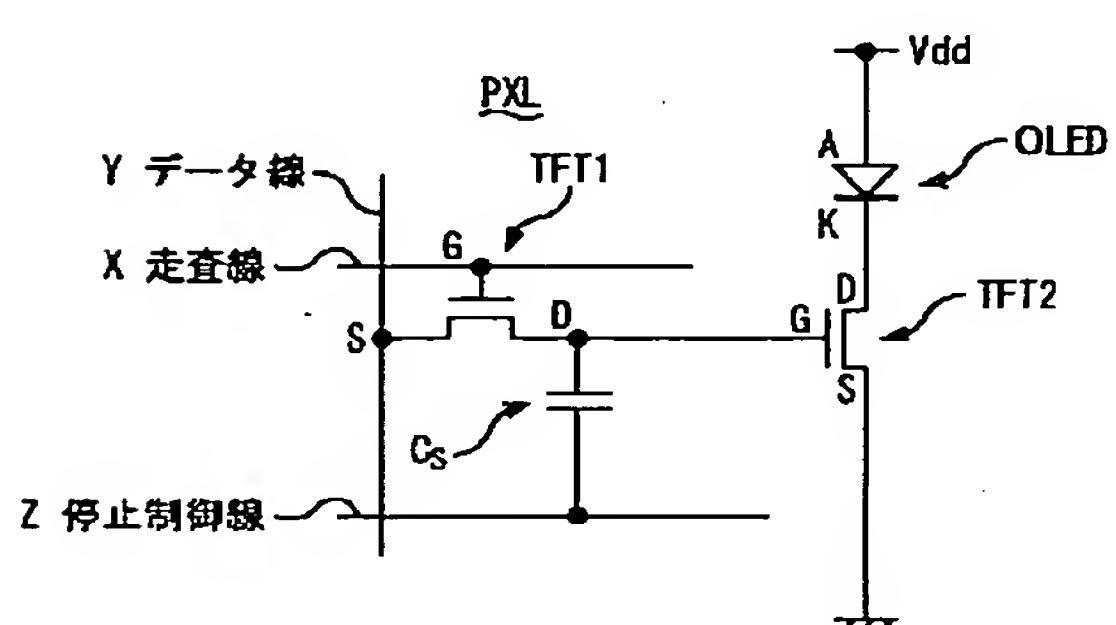
【図4】



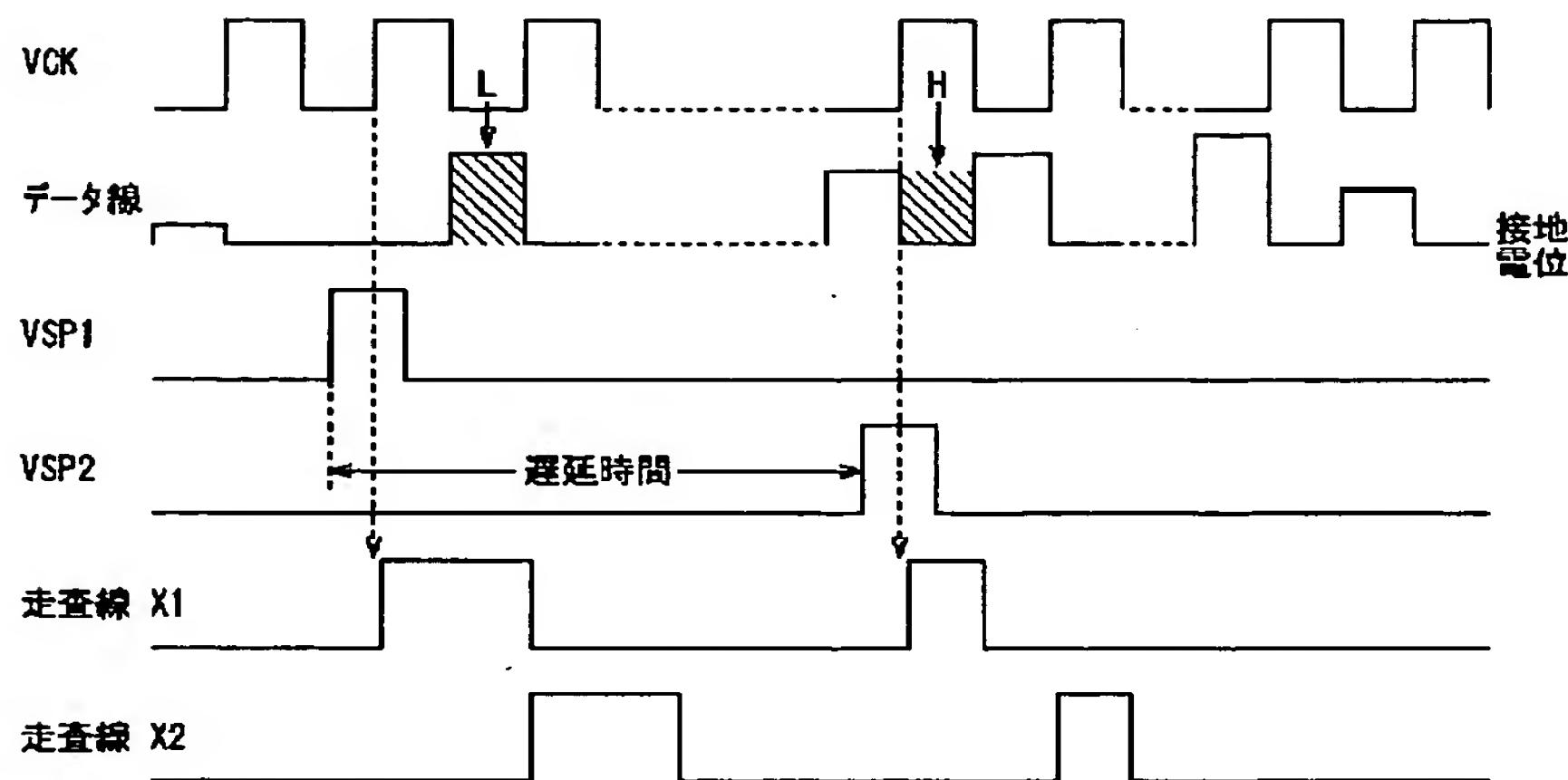
【図8】



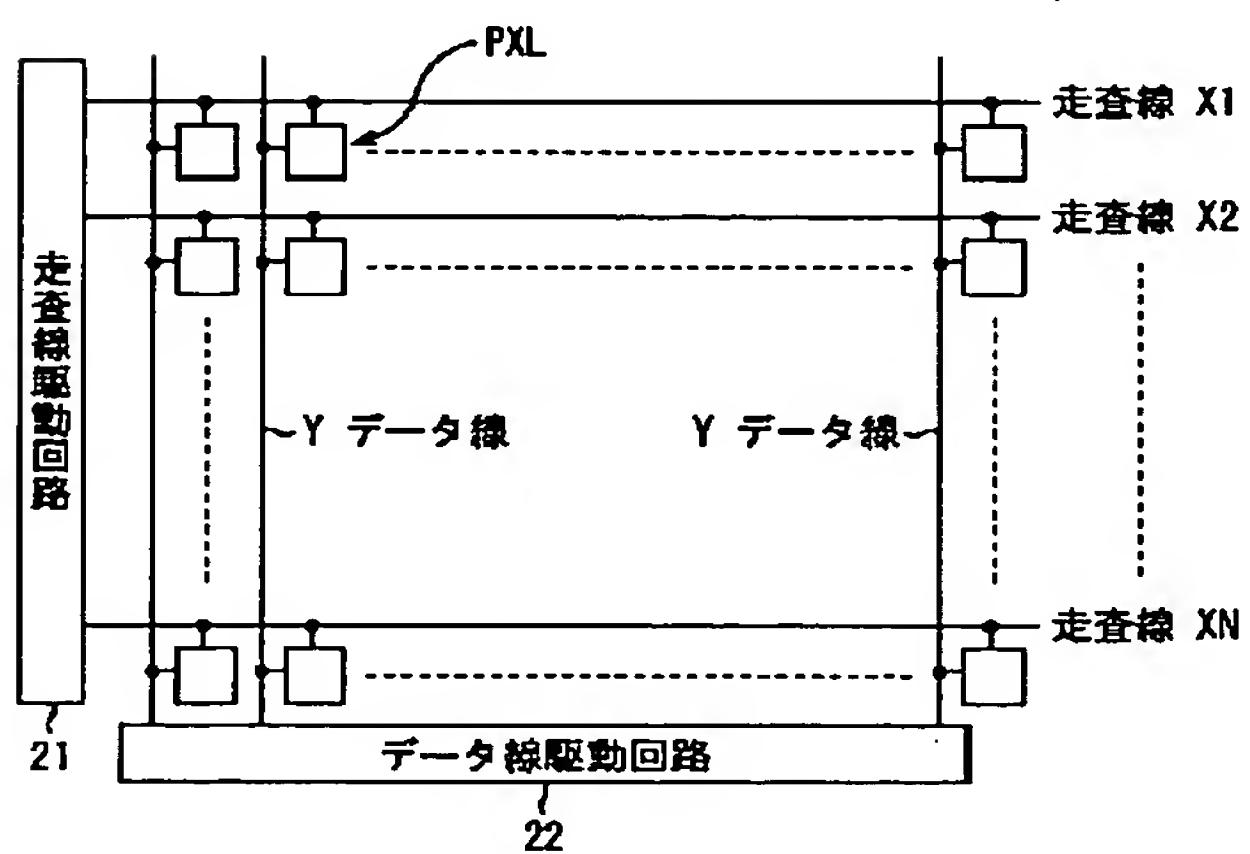
【図14】



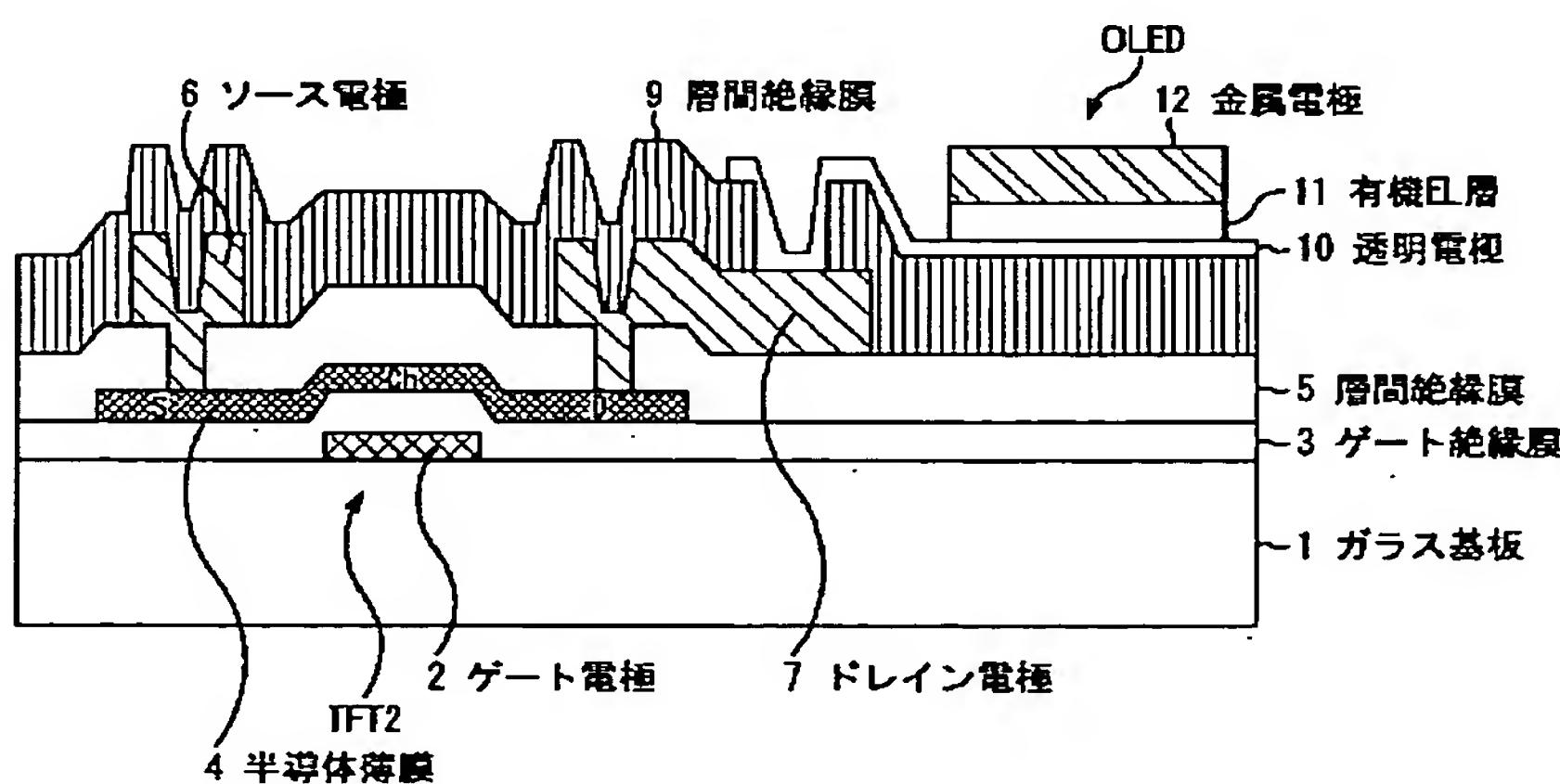
【図9】



【図11】



【図13】



【図15】

